

(англ. set — установка), и два выхода: прямой (Q) и инверсный (\bar{Q}). Состояние триггера определяется по сигналам на его прямом выходе, т. е. считают, что триггер находится в единичном состоянии, если $Q=1$ и $\bar{Q}=0$, и в нулевом состоянии, если $Q=0$ и $\bar{Q}=1$. Как видно из схемы рис. 12, состояние триггера может быть определено из логич. ф-ций элементов ИЛИ—НЕ: $Q = R \vee \bar{Q}$ (для D1) и $\bar{Q} = S \vee Q$ (для D2). Анализ состояния триггера в каждом из n тактов необходимо начинать с того элемента (D1 или D2), на управляющем входе которого появилась 1. В этом случае, независимо от сигнала на 2-м входе этого элемента — выходного сигнала др. элемента в конце предыдущего, $(n-1)$ -го такта, — на его выходе возникнет 0. Сигнал логич. 0 по цепи обратной связи поступает на др. элемент и совместно со вторым управляющим сигналом определяет его выходное состояние. Всего возможны четыре комбинации управляющих сигналов:

$R=1$ и $S=0$, тогда $Q^n = 1 \vee \bar{Q}^{n-1} = 0$ и $\bar{Q}^n = 0 \vee 0 = 1$, т. е. происходит установка триггера в нулевое устойчивое состояние ($Q^n=0$ и $\bar{Q}^n=1$) независимо от состояния триггера в предыдущем, $(n-1)$ -м такте;

$R=0$ и $S=1$, тогда $\bar{Q}^n = 1 \vee \bar{Q}^{n-1} = 0$ и $Q^n = 0 \vee 0 = 1$, т. е. триггер устанавливается в единичное устойчивое состояние независимо от предыдущего состояния;

$R=S=0$, тогда $Q^n = 0 \vee \bar{Q}^{n-1} = Q^{n-1}$ и $\bar{Q}^n = 0 \vee Q^{n-1} = \bar{Q}^{n-1}$, т. е. состояние триггера в n -м такте осталось таким же, как и в предыдущем, $(n-1)$ -м, такте;

$R=S=1$, тогда $Q^n = 1 \vee \bar{Q}^{n-1} = 0$ и $\bar{Q}^n = 1 \vee \bar{Q}^{n-1} = 0$, т. е. оба выходных сигнала равны 0, что не позволяет однозначно определить состояние системы.

Комбинации управляющих сигналов определяют и соответствующие режимы работы триггера: режим записи 0 (режим возврата), режим записи единицы (режим установки), режим хранения информации $Q^n = Q^{n-1}$ и запрещенный (неоднозначный) режим $Q = \bar{Q} = 0$. Переход RS-триггера из одного режима в другой показан на рис. 13. Стрелками указана последовательность появления выходных сигналов триггера при подаче единичных сигналов на S- и R-входы в режимах записи 0 и 1, а пунктирными линиями — неопределенные (случайные) значения (или 0, или 1) хранимой информации после перехода триггера из запрещенного режима (7-й такт) в режим хранения (8-й. . . 10-й такты).

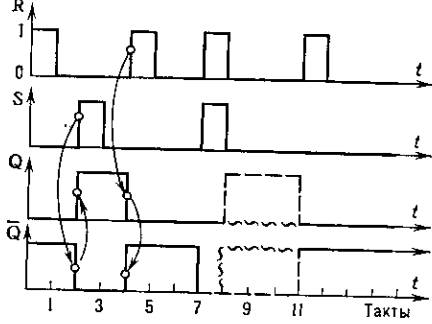
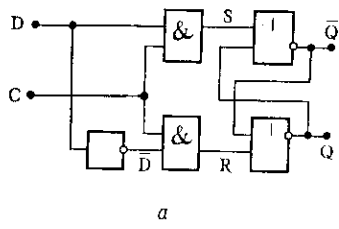


Рис. 13.

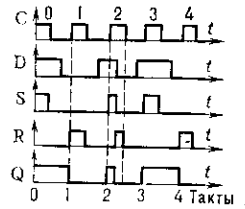
Возможность перехода RS-триггера в случайное состояние при выходе из запрещенного режима работы является крупным его недостатком. Поэтому в последовательностных Л. с. используются, как правило, сложные триггеры, у которых нет запрещенных режимов работы. Любой тип сложного триггера состоит из базовой ячейки памяти (RS-триггера) и устройства управления, к-рое представляет собой Л. с., преобразующую входную информацию в R- и S-сигналы.

Простейшую схему управления имеет статич. D-триггер (рис. 14, а). Его управляющее устройство —

комбинац. схема, состоящая из инвертора и двух ЛЭ И. Сигналы, предназначенные для записи, поступают на вход D. На вход синхронизации С подаются тактовые импульсы (синхроимпульсы), определяющие момент записи. Как видно из рис. 14, а, $S=D \cdot C$, а $R = \bar{D} \cdot C$. Следовательно, при $C=0$ независимо от значе-



а



б

Рис. 14.

ния D имеем $S=R=0$, т. е. RS-триггер находится в режиме хранения информации. При $C=1$ либо S-, либо R-сигнал равен 1 и триггер находится в режиме записи единицы (при $D=1$) или нуля (при $D=0$). Сигнал на выходе Q может измениться только в первой части каждого такта, пока на входе С имеется сигнал единичного уровня (рис. 14, б). Во второй части такта (при $C=0$) триггер находится в режиме хранения информации, и поэтому выходной сигнал задерживается до окончания того такта, в к-ром он был записан. Так, единичный сигнал на входе D заканчивается задолго до конца 0-го и 3-го тактов, а на выходе триггера он задерживается до начала 1-го и 4-го тактов. Недостатком статич. D-триггера является сквозная передача информации с D-входа на выход во время действия синхроимпульса, в результате чего сигнал на выходе триггера может измениться неск. раз в пределах одного такта (напр., 2-й такт, рис. 14, б).

В динамич. D-триггере, свободном от недостатков статич. D-триггера, запись информации производится только во время одного из перепадов напряжения (или из 0 в 1, или из 1 в 0) на входе С, и поэтому выходной сигнал может измениться только один раз в пределах такта [2]. Условно-графич. обозначение одного из динамич. D-триггеров см. на рис. 15.

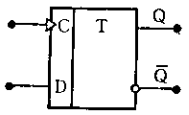
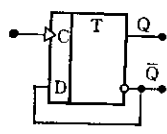
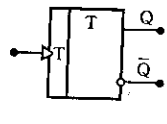


Рис. 15.

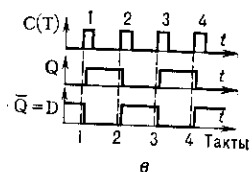
Соединив в динамич. D-триггере инверсный выход \bar{Q} с информац. входом D (рис. 16, а), получают счётный T-триггер, к-рый имеет только один управляющий вход Т (рис. 16, б). Первоначально на выходе Q этого триггера — нулевой сигнал (рис. 16, в), а на выходе



а



б



в

Рис. 16.

$D = \bar{Q} = 1$. По фронту первого синхроимпульса единичное состояние с D-входа переписывается на выход Q и соответственно на выходе \bar{Q} и входе D появится нуль. В след. такте на D-выход будет переписан нулевой сигнал с D-входа. Т. о., информация на выходе T-триггера будет меняться на противоположную по приходу каждого счётного синхроимпульса, а число выходных импульсов уменьшится в два раза по сравнению с числом входных импульсов.

Регистр — последовательностный ОЭ, предназначенный для хранения и (или) преобразования много-