

со временем выполнения 10—20 мкс. За ним в 1974 последовал 8-разрядный МП, а в 1976 насчитывалось уже св. 50 разл. типов МП. К 1989 разрядность МП увеличилась до 16—32 бит, время выполнения инструкций снизилось до 0,1—2 мкс, объём адресуемой памяти увеличился до десятков Мбайт.

По числу БИС, составляющих МП, их можно условно разделить на два существенно различных класса: однокристалльные и многокристалльные.

**Однокристалльные МП (ОМП)** — функционально законченные процессоры с фиксируемыми разрядностью и набором инструкций. При этом инструкциями процессора являются инструкции ОМП. Обычно архитектура систем, построенных непосредственно на основе таких МП, повторяет архитектуру МП. Для построения системы достаточно подключить к ОМП блоки ОЗУ, ПЗУ, управления вводом-выводом информации и тактового генератора. ОМП различаются типом шин [типом набора проводников, функционально предназначенных для передачи информац. и (или) управляющих сигналов] адреса и данных; раздельные шины адреса и данных позволяют одновременно передавать по ним коды адреса и данных; совмещённые шины адреса и данных позволяют передавать адрес и данные в разные моменты времени, причём сначала производится адресация, т. е. выбор источника или получателя информации, а затем обмен данными. Такой способ, несмотря на большую сложность, позволяет сократить кол-во проводников шины и уменьшить кол-во выводов ОМП, что весьма существенно при увеличении его разрядности.

ОМП различаются также по способу синхронизации при выдаче адреса и обмена данными. В синхронных системах все сигналы строго определены во времени и обмен ведётся без подтверждения факта получения или выдачи информации абонентом.

В синхронно-асинхронных системах передача адреса осуществляется синхронно, а обмен происходит при взаимном обмене источника информации и её получателя сигналами подтверждения приёма (передачи) информации по след. схеме:

- источник начинает цикл обмена, выставляя данные на шины, и с временной задержкой, необходимой для надёжной установки данных на линиях связи, выставляет сигнал данные на шине;
- получатель по сигналу данные на шине производит их запись и только после этого выставляет сигнал данные получены на соответствующую линию связи;
- источник, получив сигнал данные получены, снимает сигнал данные на шине и сами данные;
- получатель после снятия сигнала данные на шине снимает сигнал данные получены;
- источник после снятия сигнала данные получены завершает текущий цикл обмена.

Этот способ обеспечивает высокую надёжность обмена, т. к. менее чувствителен к помехам, сбоям и временным характеристикам как узлов, участвующих в обмене, так и линий связи.

**Многокристалльные (секционные) МП (СМП)** — секции разрядности 2, 4, 8 или 16 бит с фиксированным набором инструкций для построения процессора с изменяемой разрядностью слова и разл. архитектурой. СМП позволяют создавать специализированные процессоры с наборами инструкций, ориентированными на определ. применение (напр., фурье-анализ, процедуры обработки данных). При этом каждая инструкция такого специализированного процессора состоит из последовательности инструкций (программы) СМП. В этом случае принято называть инструкции СМП микроинструкциями, а процесс разработки инструкций процессора — микропрограммированием.

Наряду с удобствами применение СМП связано с определ. трудностями: требуется микропрограммирование инструкций процессора. Поэтому наиб. распространёнными являются ОМП. В то же время, благодаря микропрограммированию инструкций процессора, сос-

тоящего из СМП, можно достичь его макс. производительности. В этом направлении наиб. перспективна разработка процессоров с сокращённым набором инструкций RISC (от англ. Reduce Instruction Set).

**Архитектура МП.** Для программиста понятие архитектуры МП включает в себя совокупность аппаратурных, программных и микропрограммных возможностей МП, важных при его программировании (внеш. архитектура). Для разработчика микропроцессорной аппаратуры важными особенностями, с точки зрения архитектуры МП, являются его аппаратурная организация и логич. структура электронных схем, отд. блоков и связывающих их информац. шин (внутр. архитектура). Эти особенности могут быть отличными от внеш. архитектуры МП.

Существует два типа внутр. архитектуры процессора, построенного из СМП: вертикальная и горизонтальная. В случае вертикальной архитектуры секция является функционально законченным  $n$ -разрядным процессором (2, 4, 8 или 16 бит), допускающим наращивание разрядности слова объединением секций. При горизонтальной архитектуре построения процессора секция является одним из его узлов, объединяемых для получения  $n$ -разрядного процессора.

Внеш. архитектура МП, как правило, традиционна: один набор команд обрабатывает один набор данных — SISD (от англ. Single Instruction Single Data stream). Совр. МП в этом отношении предоставляют проектировщикам микропроцессорных систем новые возможности, т. к. большинство их имеет аппаратурные и программные средства для построения многопроцессорных систем. Так, становятся возможными архитектуры типов SIMD (от англ. Single Instruction Multiple Data stream), MISD (от англ. Multiple Instruction Single Data stream) и MIMD (от англ. Multiple Instruction Multiple Data stream).

**Принцип функционирования МП.** МП работает, выполняя т. н. циклы инструкций — последоват. извлечения из памяти (ОЗУ, ПЗУ) инструкций, управляющих работой МП, их анализ и исполнение. При этом в начале цикла МП обращается к памяти один раз для чтения инструкции, а затем при необходимости ещё неск. раз для чтения (записи) данных из памяти или ввода-вывода данных через устройства ввода-вывода информации (УВВ).

В ОМП обычно используется одна и та же шина для обращения к памяти и УВВ (рис. 1, а), причём в один и тот же момент времени может читаться или записываться только одна инструкция или слово данных, т. е. инструкция и данные обрабатываются последовательно (рис. 1, б).

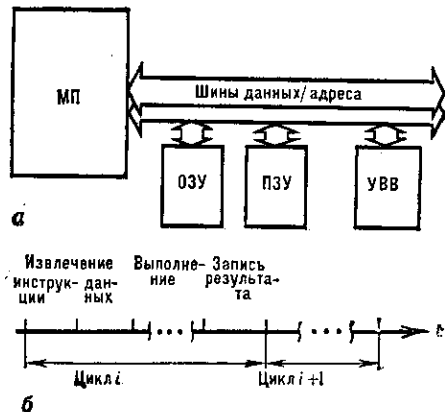


Рис. 1. Архитектура (а) и временная диаграмма цикла инструкции (б) однокристалльного микропроцессора.

В СМП шины данных (адреса) памяти, в к-рых хранятся микроинструкции, как правило, разделены